

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-32171

(43) 公開日 平成10年(1998) 2月3日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/205			H 0 1 L 21/205	
C 2 3 C 16/50			C 2 3 C 16/50	
C 2 3 F 4/00			C 2 3 F 4/00	A
H 0 1 L 21/3065			H 0 1 L 21/31	C
21/31			H 0 5 H 1/46	M
審査請求 未請求 請求項の数22 O L (全 19 頁) 最終頁に続く				

(21) 出願番号 特願平8-305359

(22) 出願日 平成8年(1996)11月15日

(31) 優先権主張番号 特願平8-122055

(32) 優先日 平8(1996)5月16日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 酒井 道

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 野元 克彦

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

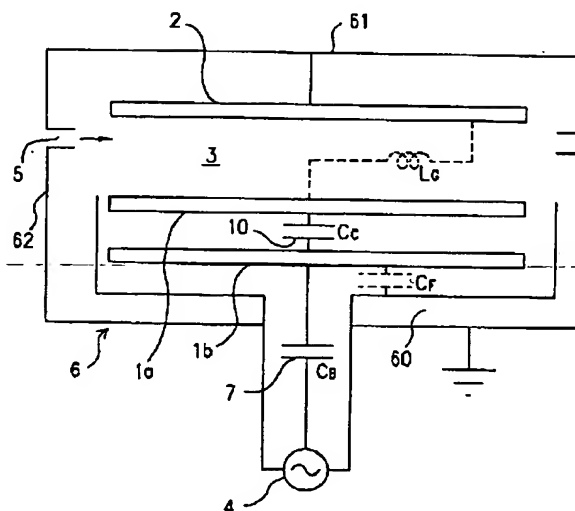
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 電子デバイス製造装置及び電子デバイス製造方法

(57) 【要約】

【課題】 励起高周波の周波数がR F帯からV H F帯の広範囲にわたる場合に、大面積成膜或いは大面積エッチングを可能とする高周波プラズマC V D装置を提供する。

【解決手段】 反応室6内に上側よりアノード電極2、上側カソード電極1 a及び下側カソード電極1 bを配設し、アノード電極2の電位はグラウンドレベルである。底壁6 0の下方に高周波電力発生源4が配設されている。高周波電力発生源4と下側カソード電極1 bとの間にはコンデンサからなる直流遮断容量素子7 (C_s)を直列接続する。そして、上側カソード電極1 aと下側カソード電極1 bとの間にコンデンサからなるインピーダンス調整容量1 0 (C_i)を直列接続する。



【特許請求の範囲】

【請求項1】 薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、
該カソード電極と該高周波電力発生手段との間において、該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量以下の容量成分を持つインピーダンス調整用容量を、該浮遊容量と直列接続となるように挿入した電子デバイス製造装置。

【請求項2】 前記高周波電力発生手段と前記カソード電極との間に直列接続された直流遮断用容量素子を備え、該カソード電極と該直流遮断用容量素子との間に前記インピーダンス調整用容量を挿入した請求項1記載の電子デバイス製造装置。

【請求項3】 前記インピーダンス調整用容量を、前記カソード電極の励起高周波の周波数において等価的に存在する前記浮遊容量に対して、該周波数において等価的に直列とみなせる部位に挿入した請求項1又は請求項2記載の電子デバイス製造装置。

【請求項4】 前記インピーダンス調整用容量が、前記カソード電極を前記高周波電力発生手段から直流的に絶縁した手段である請求項1又は請求項3記載の電子デバイス製造装置。

【請求項5】 前記インピーダンス調整用容量が、前記直流遮断用容量素子から直流的に絶縁した手段である請求項2又は請求項3記載の電子デバイス製造装置。

【請求項6】 前記インピーダンス調整用容量が、前記カソード電極上に設けた誘電体で形成されている請求項1記載の電子デバイス製造装置。

【請求項7】 前記インピーダンス調整用容量と前記浮遊容量とを直列接続したときの全体の容量の大きさCが、下記(1)式の条件を満たすように

$$C \leq 1 / \{ L_c \cdot (2\pi \cdot f)^2 \} \quad \dots (1)$$

但し、 L_c ：カソード電極と該カソード電極の電極面に対向する接地電位にある部位との間に等価的に存在する誘導成分の大きさ

π ：円周率

f：励起高周波の周波数

設定した請求項1～請求項6記載の電子デバイス製造装置。

【請求項8】 薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発

生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、
該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量 C_f と並列接続になる位置にインピーダンス調整用インダクタンスを挿入し、該インピーダンス調整用インダクタンスの容量成分 L_c が、下記

(2)式の条件を満たすように

$$L_c \geq 1 / \{ (2 \cdot \pi \cdot f)^2 \cdot C_f \} \quad \dots (2)$$

設定した電子デバイス製造装置。

【請求項9】 薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、
該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量 C_f と並列接続になる位置にインピーダンス調整用インダクタンスを挿入し、該インピーダンス調整用インダクタンスの容量成分 L_c が、下記

(3)式の条件を満たすように

$$L_c < 1 / \{ (2 \cdot \pi \cdot f)^2 \cdot C_f \} \quad \dots (3)$$

設定した電子デバイス製造装置。

【請求項10】 前記インピーダンス調整用インダクタンスを、前記カソード電極の励起高周波の周波数において等価的に存在する前記浮遊容量 C_f に対して、該周波数において等価的に並列とみなせる部位に挿入した請求項8又は請求項9記載の電子デバイス製造装置。

【請求項11】 前記インピーダンス調整用インダクタンスが、前記カソード電極を前記接地電位にある部位に直流的に短絡してなる手段である請求項8～請求項10のいずれかに記載の電子デバイス製造装置。

【請求項12】 前記カソード電極の外側に電極サイド誘電体を備え、該カソード電極及び該電極サイド誘電体が前記反応室の底壁を構成している請求項8～請求項11のいずれかに記載の電子デバイス製造装置。

【請求項13】 前記カソード電極が円筒状をなし、その内側にアノード電極を有し、かつ該カソード電極の外側に電極サイド誘電体を備え、該カソード電極及び該電極サイド誘電体が前記反応室の壁を構成している請求項8～請求項11のいずれかに記載の電子デバイス製造装置。

【請求項14】 請求項1～請求項7のいずれかに記載のインピーダンス調整用容量を備えた請求項8～請求項13のいずれかに記載の電子デバイス製造装置。

【請求項15】 前記カソード電極の大きさが下記(4)式の条件を満たす

$$D \geq (1/16) \cdot \lambda \quad \dots (4)$$

10

20

30

40

50

但し、D：カソード電極表面に確保できる最大の寸法
 λ ：カソード電極から励起される高周波の波長
 大きさに設定されている請求項1～請求項14のいずれかに記載の電子デバイス製造装置。

【請求項16】 前記カソード電極の大きさが下記

(5) 式の条件を満たす

$$D \geq (1/8) \cdot \lambda \quad \dots (5)$$

但し、D：カソード電極表面に確保できる最大の寸法
 λ ：カソード電極から励起される高周波の波長

大きさに設定されている請求項1～請求項14のいずれかに記載の電子デバイス製造装置。

【請求項17】 前記反応室の大きさが、下記(6)式の条件を満たすような

$$D_0 \leq (1/2) \cdot \lambda \quad \dots (6)$$

但し、

D₀：反応室内部の電極面と平行方向に確保できる最大の寸法

λ ：カソード電極から励起される高周波の波長

大きさに設定されている請求項1～請求項8又は請求項10～請求項15のいずれかに記載の電子デバイス製造装置。

【請求項18】 前記反応室の大きさが、下記(7)式の条件を満たすような

$$D_0 \geq (1/2) \cdot \lambda \quad \dots (7)$$

但し、

D₀：反応室内部の電極面と平行方向に確保できる最大の寸法

λ ：カソード電極から励起される高周波の波長

大きさに設定されている請求項9～請求項15のいずれかに記載の電子デバイス製造装置。

【請求項19】 前記高周波電力発生手段の高周波条件を励起周波数が高周波VHF帯の連続放電に設定した請求項1～請求項18のいずれかに記載の電子デバイス製造装置。

【請求項20】 前記高周波電力発生手段の高周波条件を励起周波数が高周波VHF帯のパルス放電に設定した請求項1～請求項18のいずれかに記載の電子デバイス製造装置。

【請求項21】 請求項1～請求項20のいずれかに記載の電子デバイス製造装置を用い、原料ガスをプラズマ励起・分解して基板上に気相から薄膜を堆積することにより電子デバイスを製造する電子デバイスの製造方法。

【請求項22】 請求項1～請求項20のいずれかに記載の電子デバイス製造装置を用い、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングすることを利用して電子デバイスを製造する電子デバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電子デバイス製造装

置に関し、より詳しくは電子産業における水素化アモルファスシリコン（以下a-Si:Hと記す）等の半導体薄膜や絶縁膜の製造に用いられるプラズマ励起化学気相成長装置（以下プラズマCVD装置と記す）或いは半導体素子や液晶素子等を加工するために用いられるプラズマエッチング装置として好適な電子デバイス製造装置及びこの電子デバイス製造装置を用いた電子デバイス製造方法に関する。

【0002】

【従来の技術】 今日、原料ガスをプラズマ励起・分解して気相から薄膜を堆積するプラズマCVD装置、或いはその逆にプラズマ粒子及びプラズマ励起による活性種が膜をエッチングすることを利用して半導体素子や液晶表示素子等を加工するために用いられるプラズマドライエッチング装置は、金属膜／半導体膜／誘電体膜或いは結晶ウェハー等を対象として電子デバイスの製造装置として広く用いられている。

【0003】 これらの電子デバイス製造装置において

は、現在その多くが、ラジオ波（13.56MHz、RF或いは高周波HFと呼ばれる）か、或いはマイクロ波（2.45GHz、MW波）をプラズマを生成する電源の励起周波数とすることにより実用化されている。

【0004】 一方、最近のプラズマ科学における精力的な研究から、プラズマを生成するため用いられる高周波電源の励起周波数として、上記二者の中間の周波数領域（例えば、100MHz程度、高周波VHF帯と呼ばれる）が、理論的にも実験的にも電子デバイスの製造に適した特長を有することが明らかにされつつある。そのような文献の例として、以下のものが挙げられる。

【0005】 (1) J. Vac. Sci. Technol. A10 (1992) 1080 A. A. Howling et al.

(2) Plasma Sources Sci. Technol. 2 (1993) p. 40-45 T. Kitamura et al.

(3) Plasma Sources Sci. Technol. 2 (1993) p. 26-29 S. Oda

(4) 特開平6-77144号公報

上記電子デバイスの製造に適した特長としては、プラズマ密度は周波数の2乗に比例して増加する、或いはこのような高いプラズマ密度が比較的低いプラズマポテンシャルによって実現される、といった点が挙げられる。

【0006】 前者の特長は膜堆積の速度が周波数の2乗に比例して増加することを意味し、またエッチング装置であればエッチング速度が周波数の2乗に比例して増加することを意味する。また後者の特長は、このような高速成膜・高速エッチング条件下でありながら、プラズマ中のイオン種による膜或いは基板への損傷、いわゆるプラズマダメージを低く抑えることを可能とするものである。

【0007】

【発明が解決しようとする課題】ところで、 $a-Si:H$ 系薄膜を用いた太陽電池や液晶表示素子或いは感光体ドラムの感光層等のいわゆるジャイアントマイクロエレクトロニクスと呼ばれるような電子産業分野では、基板そのものの寸法が、例えば40cm～60cmと長尺であり、かつこのような基板を複数枚一度に処理できる反応室が、装置の高スループット化のためには不可欠となってきた。また、半導体製造装置でも高いスループットを実現するためには多数の基板を一度に処理することが非常に重要である。このような理由により、反応室のサイズを大きくし、装置寸法、即ち反応空間、より具体的にはカソード電極及びアノード電極の電極面寸法を大きくすることは重要である。

【0008】しかしながら、上記の文献に記載されたものでは、反応空間は使用しているプラズマ励起用高周波の波長に比べて格段に小さくなっている。即ち、例えば、周波数100MHzでは波長は約3mとなるのに対し、反応空間は10cm程度かそれ以下である。このため、反応空間を大きくして、ジャイアントマイクロエレクトロニクスと呼ばれるような電子産業分野において好適な電子デバイス製造装置を実現するには到っていないのが現状である。

【0009】ここで、本発明者等の所見によれば、反応空間をVHF帯の励起電源周波数の波長に比べて格段に小さくせざるを得ないのは、以下の理由によると考えられる。即ち、反応空間がVHF帯の励起電源周波数の波長と同程度になって来ると、これにより生成される電磁波は反応空間を伝搬する波としての特質を持ち始め、これに起因する反応装置の電磁気的変化が構造的に複雑なプラズマの生成を招くために、プラズマの制御そのものが不可能になるためと考えられる。

【0010】以上のような現象について、図17に示す従来型のプラズマCVD装置を用いた実験結果に基づく考察を以下に示す。なお、供試用のプラズマCVD装置の電極寸法は700mm角である。

【0011】このプラズマCVD装置において、周波数13.56MHz或いは20MHzの高周波によりプラズマを生成した場合、図18に示す電極間空間（カソード電極1～アノード電極2間の空間）、即ち反応空間3の正常位置のみで放電する。一方、周波数を27.12MHz或いは35MHzとすると、電極間空間だけでなく、その両側方の空間、即ち電極1、2の両端部と反応室のサイド壁との間の空間である電極サイド空間101、101及びアノード電極2の裏側空間102のような異常箇所（膜成長に寄与しない以上箇所）においても放電が発生することを確認できた。

【0012】また、周波数を40.68MHz以上に上昇させると、電極間空間3では放電せず、電極サイド空間101、101及び裏側空間102のような異常箇所

でしか放電しないことを確認できた。このとき、通常のように被成膜体である基板（ウェハ）を反応空間3に接するアノード電極2の表面に設置しても成膜が起こらないという、異常事態が発生していた。

【0013】更に、本発明者等は従来型のプラズマCVD装置の大きさが変わった場合について、この異常放電現象を調べた。図19に示すように、正方形型のカソード電極1を持つ装置の内、カソード電極1の寸法が200mm角の小型装置では、周波数81.36MHzまで正常な電極空間のみの放電が得られるが、カソード電極1の寸法が大きくなるにつれ正常な電極間空間放電の実現される周波数限界が低くなっていくことがわかる。

【0014】そして、カソード電極1の寸法が1200mm角となると、正常な電極間放電は周波数13.56MHzでしか得られず、周波数40.68MHz以上では異常箇所放電のみとなり、アノード電極2の表面に設置した基板上に成膜が起こらない。

【0015】このように、従来型のプラズマCVD装置では、上記した異常箇所放電に起因して、VHF帯の高周波を使った大面積放電・大面積膜を実現できないことを確認できた。

【0016】ここで、このような異常箇所放電の様子を、励起高周波の周波数及びプラズマCVD装置の大きさをパラメータとして考えると、図19に示したように、

$$D \geq (1/16) \cdot \lambda \quad \cdots (4)$$

但し、D：正方形型カソード電極の一辺の長さ

λ ：該カソード電極から励起される高周波の波長（＝光速／周波数）の領域で正常な電極間放電に加えて異常箇所放電が発生することがわかった。

【0017】また、

$$D \geq (1/8) \cdot \lambda \quad \cdots (5)$$

の領域では正常な電極間放電が起こらず、異常箇所放電のみが発生することがわかった。

【0018】ところで、RF帯の高周波により生成されたプラズマの制御を試みるための手法として、直流遮断用容量素子を挿入する方法や電極の周囲にインピーダンス調整用の素子を付加する方法が知られている。

【0019】前者の方法は、例えば、“Glow Discharge Processes” John Wiley & Sons (1980) B. Chapman に記載されており、後者の方法は、特開昭58-145100号公報や特開平6-61185号公報に記載されている。

【0020】なお、インピーダンス調整用の素子を挿入する位置としては、直流遮断用容量素子は通常カソード電極から離れた反応装置外であり、特開昭58-145100号公報に記載された方法ではカソード電極の内部部位間であり、また特開平6-61185号公報に記載された方法ではカソード電極と対向する電極と接地電位

の間であった。

【0021】しかし、このような手法はRF帯の高周波の利用を前提としたプラズマ生成の制御を目指したものに適用できるととどまり、VHF帯の高周波を利用した電子デバイス製造装置に適用しても、上記課題を解決することはできない。以下にその理由を説明する。

【0022】今、カソード電極及びアノード電極が平行平板型の、いわゆる容量結合型の電子デバイス製造装置において、反応空間或いは電極寸法が1m前後の大型装置を例にとって説明する。容量結合型装置では、図17に示すように、カソード電極（高周波励起電極）1と、これに対向し、直流的に接地電位にあるアノード電極2との間の空間（気相中）3に、プラズマを生成し材料ガスの解離を行い、薄膜の堆積或いはエッチングを行なう。

【0023】励起高周波の周波数がRF帯にある場合は、両電極1、2間のインピーダンスは容量成分とみなせる。この場合、電極1、2間の空間でプラズマが生成され、通常の成膜が可能である。

【0024】しかし、周波数がVHF帯になると、励起高周波は伝搬する電磁波の特性を帯びようになる。従って、反応空間を取り囲む導体群が等価的に誘導成分を持つようになり、カソード電極1の持つ浮遊容量との間で、ある周波数において並列共振現象が生じてしまう。この場合、両電極1、2間の空間のインピーダンスは非常に大きく、等価的に無限に広がる空間と同様となるため、電極1、2間でのプラズマ生成は困難となる。

【0025】この問題に対処するためには、接地電位部*

$$L_c = A \times \tan \{ (2\pi \cdot f \cdot S_2 / c) \} / (2\pi \cdot f) \quad \dots (9)$$

但し、 ϵ ：誘電率 $[C/V \cdot m]$

S_1 ：カソード電極とアノード電極の対向面面積 $[m^2]$

d ：カソード電極とアノード電極の対向面間距離 $[m]$

f ：周波数 $[1/S]$

S_2 ：電極間空間の電極面方向の長さ $[m]$

c ：光速 $[m/S]$

また、上記Aは下記(10)式で表される定数である。

【0030】

$$A = (d/W) \cdot \sqrt{-(\mu/\epsilon)} \quad \dots (10)$$

但し、 W ：電極幅 $[m]$

μ ：透磁率 $[Wb/A]$

ここで、図17から分かるように、浮遊容量 C_f とインダクタンス L_c はカソード電極1と接地部位との間で並列接続状態にあるため、周波数 f が下記(11)式の共振周波数 f_0 となる場合並列共振状態となり、電極1、2間の反応空間3のインピーダンスが無限大となる。

【0031】

$$f_0 = 1 / (2\pi \cdot \sqrt{L_c C_f}) \quad \dots (11)$$

つまり、使用する励起高周波の周波数 f がこの並列共振周波数 f_0 と同じか近い値の場合、電極1、2間でのプラズマ生成は期待できない。

*位に対するカソード電極1のインピーダンスを制御する必要が生じるが、従来の制御方法である直流遮断用容量素子を挿入する方法、或いは特開昭58-145100号公報や特開平6-61185号公報に記載の方法では対応することが困難である。

【0026】即ち、図17に示すように、コンデンサからなる直流遮断用容量素子7は、カソード電極1からみて高周波電源（高周波電力発生源）4と直列に挿入されているため、いま問題となっている浮遊容量値の制御は行えない。また、特開昭58-145100号公報に記載の方法では、本質的にカソード電極と外部回路とのインピーダンスは変化しない。また、特開平6-61185号公報に記載の方法では、アノード電極側にインピーダンス調整用素子を取り付けるため、カソード電極のインピーダンスを制御することはできない。

【0027】今少し具体的に説明すると、図17に示すプラズマCVD装置において、VHF帯の高周波の伝搬を考えると、浮遊容量 C_f $[C/V=F]$ は主にカソード電極1下において生じ、またカソード電極1～アノード電極2間の反応空間（電極間空間）3が等価的にインダクタンス L_c $[Wb/A=H]$ となる。

【0028】ここで、浮遊容量 C_f は下記(8)式で与えられ、

$$C_f = \epsilon \cdot S_1 / d \quad \dots (8)$$

d_0 ：カソード電極とアノード電極の対向面間距離

インダクタンス L_c は短絡導波管近似の場合下記(9)式で与えられる。

【0029】

30 【0032】そこで、反応空間3のインピーダンスを制御する必要が生じるが、反応空間3の大きさは成膜基板の大きさで決ってしまうためインダクタンス L_c の大きさを変化させるのは実際上困難である。

【0033】以上の理由により、従来のVHF帯の高周波を利用した電子デバイス製造装置においては、装置寸法、即ち反応空間を大きくする上で制約があった。このため、電子デバイスの量産性を向上することができなかった。

【0034】本発明はこのような現状に鑑みてなされたものであり、プラズマ励起電源用の高周波としてVHF帯の高周波を使用する場合にも反応空間を大きくすることができ、結果的にa-Si:H系薄膜を用いた太陽電池や液晶表示素子或いは感光体ドラム等のいわゆるジャイアントマイクロエレクトロニクスと呼ばれるような電子産業分野において、これらの電子デバイスの量産性を格段に向上できる電子デバイス製造装置を提供することを目的とする。

【0035】本発明の他の目的は、高速成膜・高速エッチング条件下でありながら、プラズマ中のイオン種による膜或いは基板への損傷、いわゆるプラズマダメージを

低く抑えることが可能になり、電子デバイスの品質を向上できる電子デバイス製造装置を提供することにある。
【0036】

【課題を解決するための手段】本発明の電子デバイス製造装置は、薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、該カソード電極と該高周波電力発生手段との間において、該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量以下の容量成分を持つインピーダンス調整用容量を、該浮遊容量と直列接続となるように挿入してなり、そのことにより上記目的が達成される。

【0037】好ましくは、前記高周波電力発生手段と前記カソード電極との間に直列接続された直流遮断用容量素子を備え、該カソード電極と該直流遮断用容量素子との間に前記インピーダンス調整用容量を挿入する構成とする。

【0038】また、好ましくは、前記インピーダンス調整用容量を、前記カソード電極の励起高周波の周波数において等価的に存在する前記浮遊容量に対して、該周波数において等価的に直列とみなせる部位に挿入する構成とする。

【0039】また、好ましくは、前記インピーダンス調整用容量として、前記カソード電極を前記高周波電力発生手段から直流的に絶縁する手段を用いる構成とする。

【0040】また、好ましくは、前記インピーダンス調整用容量として、前記直流遮断用容量素子から直流的に絶縁する手段を用いる構成とする。

【0041】また、好ましくは、前記インピーダンス調整用容量を、前記カソード電極上に設けた誘電体で形成する構成とする。

【0042】また、好ましくは、前記インピーダンス調整用容量と前記浮遊容量とを直列接続したときの全体の容量の大きさCが、下記(1)式の条件を満たすように $C \leq 1 / \{ L_c \cdot (2\pi \cdot f)^2 \}$... (1)

但し、 L_c ：カソード電極と該カソード電極の電極面に対向する接地電位にある部位との間に等価的に存在する誘導成分の大きさ

π ：円周率

f：励起高周波の周波数

設定する。

【0043】また、本発明の電子デバイス製造装置は、薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反

応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量 C_f と並列接続になる位置にインピーダンス調整用インダクタンスを挿入し、該インピーダンス調整用インダクタンスの容量成分 L_c が、下記(2)式の条件を満たすように $L_c \geq 1 / \{ (2 \cdot \pi \cdot f)^2 \cdot C_f \}$... (2)

設定してなり、そのことにより上記目的が達成される。

【0044】また、本発明の電子デバイス製造装置は、薄膜半導体等を堆積させるための原料ガスや希釈ガス或いは半導体素子等を加工するためのエッチングガス等の反応ガスを反応室に導入する反応ガス導入手段と、該反応ガスをプラズマ分解するための高周波電力を発生する高周波電力発生手段と、該高周波電力発生手段に直列接続された高周波励起用のカソード電極とを備えた電子デバイス製造装置であって、該カソード電極及び該カソード電極と直流的に同電位にある部位が該反応室の室壁或いは接地電位にある部位に対して持つ浮遊容量 C_f と並列接続になる位置にインピーダンス調整用インダクタンスを挿入し、該インピーダンス調整用インダクタンスの容量成分 L_c が、下記(3)式の条件を満たすように $L_c < 1 / \{ (2 \cdot \pi \cdot f)^2 \cdot C_f \}$... (3)

設定してなり、そのことにより上記目的が達成される。

【0045】好ましくは、前記インピーダンス調整用インダクタンスを、前記カソード電極の励起高周波の周波数において等価的に存在する前記浮遊容量 C_f に対して、該周波数において等価的に並列とみなせる部位に挿入する構成とする。

【0046】また、好ましくは、前記インピーダンス調整用インダクタンスとして、前記カソード電極を前記接地電位にある部位に直流的に短絡する手段を用いる構成とする。

【0047】また、好ましくは、前記カソード電極の外側に電極サイド誘電体を備え、該カソード電極及び該電極サイド誘電体が前記反応室の底壁を形成する構成とする。

【0048】また、好ましくは、前記カソード電極が円筒状をなし、その内側にアノード電極を有し、かつ該カソード電極の外側に電極サイド誘電体を備え、該カソード電極及び該電極サイド誘電体が前記反応室の壁を形成する構成とする。

【0049】また、好ましくは、請求項1～請求項7のいずれかに記載のインピーダンス調整用容量を備えた請求項8～請求項13記載の電子デバイス製造装置の構成とする。

【0050】また、好ましくは、前記カソード電極の大きさを下記(4)式の条件を満たす

11

$$D \geq (1/16) \cdot \lambda \quad \dots (4)$$

但し、D：カソード電極表面に確保できる最大の寸法
 λ ：カソード電極から励起される高周波の波長
 大きさに設定する。

【0051】また、好ましくは、前記カソード電極の大きさを下記(5)式の条件を満たす

$$D \geq (1/8) \cdot \lambda \quad \dots (5)$$

但し、D：カソード電極表面に確保できる最大の寸法
 λ ：カソード電極から励起される高周波の波長
 大きさに設定する。

【0052】また、好ましくは、前記反応室の大きさを、下記(6)式の条件を満たすような

$$D_0 \leq (1/2) \cdot \lambda \quad \dots (6)$$

但し、

D_0 ：反応室内部の電極面と平行方向に確保できる最大の寸法

λ ：カソード電極から励起される高周波の波長

大きさに設定する。

【0053】また、好ましくは、前記反応室の大きさを、下記(7)式の条件を満たすような

$$D_0 \geq (1/2) \cdot \lambda \quad \dots (7)$$

但し、

D_0 ：反応室内部の電極面と平行方向に確保できる最大の寸法

λ ：カソード電極から励起される高周波の波長

大きさに設定する。

【0054】また、好ましくは、前記高周波電力発生手段の高周波条件を励起周波数が高周波VHF帯の連続放電に設定する構成とする。

【0055】また、好ましくは、前記高周波電力発生手段の高周波条件を励起周波数が高周波VHF帯のパルス放電に設定する構成とする。

【0056】また、本発明の電子デバイスの製造方法は、請求項1～請求項20のいずれかに記載の電子デバイス製造装置を用い、原料ガスをプラズマ励起・分解して基板上に気相から薄膜を堆積することにより電子デバイスを製造するようにしてなり、そのことにより上記目的が達成される。

【0057】また、本発明の電子デバイスの製造方法は、請求項1～請求項20のいずれかに記載の電子デバイス製造装置を用い、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングすることを利用して電子デバイスを製造するようにしてなり、そのことにより上記目的が達成される。

【0058】以下に、本発明の作用を後述の実施形態の図面を適宜参照しながら説明する。

【0059】本発明では、上記のように、カソード電極と直流遮断用容量素子との間或いはカソード電極と高周波電力発生手段との間において、カソード電極及びカソード電極と直流的に同電位にある部位が反応室の室壁或

12

いは接地電位にある部位に対して持つ浮遊容量以下の容量成分を持つインピーダンス調整用容量を、浮遊容量と直列接続となるように挿入している。

【0060】より具体的には、一例として、図1に示すように、コンデンサからなるインピーダンス調整用容量10をカソード電極1aとコンデンサからなる直流遮断用容量素子7との間に挿入する。ここで、インピーダンス調整用容量10の容量を C_c とし、直流遮断用容量素子7の容量を C_s とする。なお、このカソード電極は図17に示すカソード電極1とは異なり、上側カソード電極1aと下側カソード電極1bを電気的に接続して構成されており、両カソード電極1a、1b間に直流遮断用容量素子10を直列接続して容量 C_c が形成されている。

【0061】このため、カソード電極全体の容量の大きさ C は、下記(12)式で表されるものになる。

【0062】

$$C = 1 / \{ (1/C_s) + (1/C_c) \} \quad \dots (12)$$

従って、 C_c の大きさを C_s 以下とすると、 C を C_s の値から大きく変化させることができるので、本発明によれば、並列共振周波数 f を励起高周波の周波数から遠ざけることができる。即ち、このような構成にすれば、励起高周波としてVHF帯の高周波を使用する場合にも並列共振状態を簡単に回避することができる。

【0063】なお、一般に高周波の周波数 f が上昇すると、あらゆる導体が接地部位に対して容量成分を持ち始める。即ち、直流的に或いはRF帯高周波の場合に無視することができた部位でも容量成分が生じ、浮遊容量成分が変化することが考えられる。このため周波数が変化することにより新たに生じた浮遊容量成分を考慮し、並列共振現象をとらえる必要がでてくる。この事実を考慮にいれて、実質的な浮遊容量成分を減少させるようにインピーダンス調整用容量 C_c を挿入する必要がある。

【0064】また、インピーダンス調整用容量 C_c としては、コンデンサ10のような回路素子そのものを用いなくても、上記並列共振周波数の制御は可能である。

【0065】例えば、一例として、図3に示すように、カソード電極1を高周波電力発生源4から誘電体11等を用いて直流的に絶縁することによっても上記並列共振周波数の制御は可能である。即ち、このような手段によっても、高周波としては容量成分を挿入することと等価であるので、図1の場合と同様に並列共振状態を簡単に回避することができるからである。

【0066】この手段によれば、カソード電極の周囲にコンデンサの挿入可能な空間が存在しない場合に特に有効である。

【0067】並列共振現象は、基本的にカソード電極1とその電極面に対向する接地電位にある部位、例えば図1、図3、図6等に示すアノード電極2との間に等価的に存在する誘導成分の大きさ L_0 、即ちインダクタンス

10

20

30

40

50

L_c が変化することによって生じ、またこのインダクタンス L_c は上記のように周波数に対して周期関数的に表現されるため、並列共振現象は多数の周波数の値で生じる。

【0068】しかし、実際に電力用太陽電池等のプラズマCVD装置による成膜を考える場合、装置寸法（反応空間）が1m前後であることを勘案すると、VHF帯の高周波を用いるときには一番低次の並列共振周波数 f_0 が問題となる。例えば、装置寸法が1.6m角（1.6m×1.6m）の場合、インダクタンス L_c は約0.02～0.05μHとなり、 C_f は数百～数千pFの値をとり、一番低次の並列共振周波数 f_0 は40～100MHzとなる。

【0069】このような場合に、RF帯からVHF帯に至るすべての領域の高周波を励起可能にしたいとすると、並列共振周波数 f_0 を励起高周波の周波数帯より高周波側に設定できることが望ましい。

【0070】そして、この条件を満足するためには、インピーダンス調整用容量 C_c と浮遊容量 C_f とを直列接続したときの全体の容量 C の大きさを、上記（12）式からわかるように、下記（1）式の条件を満たすように設定する必要がある。

【0071】

$$C \leq 1 / \{ L_c \cdot (2\pi \cdot f)^2 \} \cdots (1)$$

また、並列共振周波数 f_0 を制御することは、浮遊容量 C_f に対してコイル12からなるインダクタンス成分 L_c を並列に挿入することによっても可能である。この場合、並列接続部は等価的に大きさ $C_f - 1 / \{ (2\pi \cdot f)^2 \cdot L_c \}$ の容量として働くため、並列共振周波数 f_0 を上昇させることができる。ここで、インダクタンス成分 L_c 、即ちインピーダンス調整用インダクタンス L_c の値としては、 $C_f - 1 / \{ (2\pi \cdot f)^2 \cdot L_c \} = 0$ 、つまり等価的容量の大きさが最小となる値 $1 / \{ (2\pi \cdot f)^2 \cdot C_f \}$ 以上の大きさを持つ必要がある。即ち、上記（2）式の条件を満たす必要がある。

【0072】また、上記のように、一般に高周波の周波数 f が上昇すると、あらゆる導体が接地部位に対して容量成分を持ち始める。周波数 f が変化することにより新たに生じた浮遊容量成分 C_f を考慮し並列共振現象をとらえ、実質的に浮遊容量成分 C_f を減少させるようにインピーダンス調整用インダクタンス L_c を設定する必要がある。

【0073】また、図6では、インピーダンス調整用インダクタンス12（ L_c ）として、コイルを用いているが、コイル以外によっても並列共振周波数の制御は可能である。例えば、カソード電極1を直流的に接地部位に銅板等で短絡することによっても達成できる。即ち、この場合も高周波としてはインピーダンス調整用インダクタンス12を挿入することと等価であるからである。

【0074】この手段によれば、カソード電極1の周囲

にコイルの挿入可能な空間が存在しない場合に特に有効である。

【0075】また、このような並列共振現象を全く無くしてしまうのも上記課題を解決する方法の1つであり、その場合も浮遊容量 C_f に対してコイル12からなるインダクタンス成分 L_c を並列に挿入することによって可能である。この場合、並列接続部は等価的に大きさ $(2\pi \cdot f) \cdot L_c / \{ 1 - (2\pi \cdot f)^2 \cdot L_c \cdot C_f \}$ のインダクタンスとして働く。つまり、並列共振現象を起こしていた容量成分を取り除き、カソード電極1周辺が等価的にインダクタンス成分のみとすることができる。このとき、インピーダンス調整用インダクタンスの容量成分 L_c の大きさとしては、等価的インダクタンスの値が正となる領域、つまり $1 / \{ (2\pi \cdot f)^2 \cdot C_f \}$ 未満の大きさを持つ必要がある。即ち、インピーダンス調整用インダクタンスの容量成分 L_c が下記（3）式の条件を満たせばよい。

【0076】

$$L_c < 1 / \{ (2\pi \cdot f)^2 \cdot C_f \} \cdots (3)$$

また、図19に示したように、従来型のプラズマCVD装置を用いた場合に、異常箇所放電が発生するのは、電極寸法Dが励起高周波の波長 λ の1/16より大きな場合である。

【0077】そこで、本発明では、カソード電極の大きさDが上記（4）式の条件を満足するように設定しており、これにより異常箇所放電の抑制が可能となる。このため、この構成によれば、VHF帯の高周波を使った大面積放電・大面積膜を実現することができる。

【0078】また、図19に示したように、従来型のプラズマCVD装置を用いた場合に、正常な電極間放電が起こらずに異常箇所放電のみが生じるのは、電極寸法Dが励起高周波の波長 λ の1/8より大きな場合である。

【0079】そこで、本発明では、カソード電極の大きさDが上記（5）式の条件を満足するように設定しており、これにより異常箇所放電の抑制が可能となる。このため、この構成によっても、VHF帯の高周波を使った大面積放電・大面積膜を実現することができる。

【0080】また、インピーダンス調整用の容量成分 C_c の値を上記（1）式の条件を満たしながら減少させて行くと、並列共振周波数 f_0 は最大、下記（13）式で示される値まで上昇させることができる。

$$f_0 = c / \lambda = c / 2D \cdots (13)$$

但し、

D：反応室内部に電極面と平行方向に確保できる最大の寸法

λ ：カソード電極から励起される高周波の波長

c：光速

この場合、浮遊容量 C_f は等価的に上記（8）式で表され、容量成分 C_c が小さくなるに連れ、（12）式中の容量 C は0に近付き、浮遊容量 C_f の影響はなくなる。

10

20

30

40

50

【0082】また、上記(13)式が満たされるとき、 D_0 は下記(14)式で表される。

【0083】

$$D_0 = (1/2) \cdot \lambda \quad \dots (14)$$

ここで、(14)式は、反応室内に定存波が1つ立つ条件であるので、上記(9)式中の S_1 を D_0 に置き換えてみればわかるように、電極間空間及び反応室の導波間構造のみに起因してインピーダンスが極大、つまり並列共振と物理的に等価な現象となる。即ち、 D_0 を上記

(6)式を満たすように設定すれば、並列共振現象を所望の周波数で抑制できる。

【0084】そこで、本発明では、反応室内部に電極面と平行方向に確保できる最大の寸法 D_0 が、上記(6)式の条件を満足するような構成としている。

【0085】これは、インピーダンス調整用の容量成分 C_c の代わりに、上記(2)式を満たす L_c をインピーダンス調整用素子として用いる場合も同様である。

【0086】 D_0 を自由に定めることができない場合は、上記(3)式を満たす L_c を用いると有効になる。即ち、この場合は、浮遊容量 C_f は実質的に存在せず、 L_c が L_0 と並列に存在することになる。つまり、 L_c は L_0 の値を下記(15)式に示すように減少させることになり、

$$L = 1 / (1/L_0 + 1/L_c) \quad \dots (15)$$

結局、上記(13)式中の D_0 を等価的に減少させることになる。

【0087】このため、上記(3)式を満たす L_c を用いると、 D_0 の大きさの制限となっている上記(6)式に関係なく並列共振現象やインピーダンスの極大化現象を回避することが可能となり、 C_c 又は上記(2)式を満たす L_c を用いた場合には対処できない、下記(7)式

$$D_0 \geq (1/2) \cdot \lambda \quad \dots (7)$$

の領域での電極間放電が可能となる。

【0088】そこで、本発明では、反応室内部に電極面と平行方向に確保できる最大の寸法 D_0 が上記(7)式の条件を満足する構成とした。

【0089】また、容量成分 C_c と上記(3)式を満たす L_c の組み合わせを採用した場合は、 C_c の大きさに依存するものの、(13)式中の f_0 以上に並列共振周波数を上昇させることが可能になる。このため、(7)式の領域で並列共振現象やインピーダンスの極大化現象を回避することが可能になる。

【0090】

【発明の実施の形態】以下に本発明電子デバイス製造装置の実施形態を図面に基づき具体的に説明する。

【0091】(実施形態1)図1は本発明電子デバイス製造装置の実施形態1を示す。この電子デバイス製造装置は、プラズマCVD装置として使用されるものであり、断面長方形形状をなす反応室6内に上側よりアノード

電極2、上側カソード電極1a及び下側カソード電極1bを配設してある。反応室6の底壁60の図上右側部は接地されている。また、アノード電極2は反応室6の上壁61に電気的に接続されており、その電位はグランドレベルである。

【0092】底壁60の左右方向中央部は電気的に開口されており、この開口部の下方に高周波電力発生源4が配設されている。高周波電力発生源4と下側カソード電極1bとの間にはコンデンサからなる直流遮断用容量素子7(C_0)が直列接続されている。また、反応室6の側壁62の上部寄りの部分にはガス噴出口5が開口されており、このガス噴出口5を介して反応室6内に材料ガスが導入されるようになっている。

【0093】加えて、この電子デバイス製造装置では、上側カソード電極1aと下側カソード電極1bとの間にコンデンサからなるインピーダンス調整用容量10(C_c)が直列接続されている。また、アノード電極2と上側カソード電極1aとの間の空間が反応空間3になっており、ここに薄膜堆積用の基板が挿入される。

【0094】ここで、反応空間3、即ち装置寸法は、電極面と平行方向断面としては1.6m×1.6mになっている。カソード電極1a及びアノード電極2の寸法は700mm角である。また、下側カソード電極1bと反応室6の底壁60間に形成される浮遊容量 C_f の値は800pFである。

【0095】また、材料ガスとしてはシランと水素の混合ガスを用いる。高周波電力発生源4としては、高周波電源と整合回路を取り付けており、上記直流遮断用容量素子7(C_0)を構成するコンデンサとしては、整合回路内の直列可変コンデンサ(20~1000pF)を使用している。

【0096】次に、本実施形態1のプラズマCVD装置の効果を図17に示す従来装置と比較して説明する。図20は図17に示す従来装置におけるカソード電極1〜アノード電極2間のインピーダンスの大きさ $|Z|$ の周波数依存性を示す。同図からわかるように、この従来装置では、周波数 f が約45MHzのところで並列共振現象が観測されている。このため、実際に周波数可変の高周波電力発生源4から高周波電力を装置内に導入すると、両電極1、2間で正常にプラズマ生成が起こったのは周波数として10~35MHzの範囲であった。このとき、反応空間3の等価的インピーダンス成分 L_c は上記(9)式より、 $L_c = 0.025 \mu H$ であることがわかる。

【0097】一方、本実施形態1のプラズマCVD装置において、インピーダンス調整用容量10($C_c = 100 pF$ であり、この値は上記(1)式の条件を満足するものである。)をカソード電極1a下に挿入すると、インピーダンスの大きさ $|Z|$ は図2に示すようにに変化した。このとき、並列共振周波数 f_0 は72MHzにま



で上昇していることがわかる。

【0098】なお、インピーダンス調整用容量10の容量 C_c の値を適宜に設定すれば、一番低次の並列共振周波数 f_0 を40～100MHzの範囲外に容易に設定することが可能になる。

【0099】また、同図からわかるように、RF帯(10MHz近辺)のインピーダンスの変化はほとんどない。従って、RF帯高周波に対してインピーダンス調整用容量10(C_c)挿入の影響はほとんど無いことがわかる。このように実際に電極1a、2間のインピーダンスを制御することにより、電極1a、2間でのプラズマ生成は周波数10～62MHzで可能となった。

【0100】このように本実施形態1のプラズマCVD装置によれば、並列共振周波数 f_0 を励起高周波の周波数帯より高周波側に容易に設定できるので、RF帯からVHF帯に至るすべての領域の高周波を励起可能にすることができる。

【0101】このため、本実施形態1のプラズマCVD装置によれば、RF帯からVHF帯にわたる広い周波数範囲で電極寸法1m角前後の平行平板型大型製造装置でのプラズマ生成が可能になるので、電力用太陽電池、液晶ディスプレイ素子等の分野での励起高周波電磁界の高周波化、成膜基板の大面积化を図ることができる。

【0102】なお、上記の実施形態1では、直流遮断用容量素子7(C_0)を備えたプラズマCVD装置に本発明を適用しているが、このような直流遮断用容量素子7(C_0)を備えていないプラズマCVD装置についても同様に本発明を適用できる。この場合は、カソード電極1aと高周波電力発生源4との間にインピーダンス調整用容量10(C_c)を挿入すればよい。

【0103】また、上記の説明では本発明電子デバイス製造装置をプラズマCVD装置に適用する場合について説明したが、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングするプラズマドライエッチング(アッシャ)装置についても適用でき、上記同様の効果を奏することができる。

【0104】(実施形態2)図3及び図4は本発明電子デバイス製造装置の実施形態2を示す。本実施形態2の電子デバイス製造装置もプラズマCVD装置に適用したものであり、上記実施形態1とは、インピーダンス調整用容量 C_c となる手段のみが異なっている。即ち、実施形態1では、コンデンサを挿入してインピーダンス調整用容量 C_c を形成しているが、本実施形態2では、図3に示すように、上下のカソード電極1a、1b間に厚さ50mm、比誘電率3.0の誘電体11を挿入してインピーダンス調整用容量11(C_c)を形成している。なお、実施形態1の装置と共通する部分については同一の符号を付し、具体的な説明については省略する。

【0105】図4は本実施形態2のプラズマCVD装置におけるカソード電極1a～アノード電極2間のインピ

ーダンスの大きさ $|Z|$ の周波数依存性を示す。図4からわかるように、並列共振周波数 f_0 は66MHzにまで上昇しており、電極1a、2間でのプラズマ生成は周波数10～55MHzで可能であった。

【0106】よって、本実施形態2のプラズマCVD装置においても上記実施形態1同様の効果を奏することができる。加えて、本実施形態2によれば、カソード電極1aの周囲にコンデンサを挿入する空間がない装置についても適用できる利点がある。

10 【0107】(実施形態3)図5は本発明電子デバイス製造装置の実施形態3を示す。本実施形態3の電子デバイス製造装置もプラズマCVD装置に適用したものであり、上記実施形態1及び2とは、以下の点のみが異なっている。即ち、図5に示すように、本実施形態3では、カソード電極1上に誘電体11を設置し、これによりインピーダンス調整用容量11(C_c)を形成し、実施形態2の上側カソード電極1aに対応する電極を取り除いた構成を採用している。なお、実施形態1及び2と対応する部分には同一の符号を付してある。

20 【0108】ここで、誘電体11は、厚さ35mm、材質テフロン(比誘電率2.0)からなり、インピーダンス調整用容量 $C_c=250$ pFである。

【0109】上記構成によれば、反応空間3に生成されたプラズマ中の電子は誘電体11の表面に取り込まれ、誘電体11の表面が電荷を帯びる。このため、誘電体11の反応空間3に面する表面が実施形態2の上側カソード電極1aと同様の働きをする。

30 【0110】また、材料ガスとしてシラン等を用いてa-Si:H薄膜等を堆積させる場合、誘電体11の表面にも膜堆積が起こり、かつその膜がある程度の導電率を持つため、その膜も実施形態2の上側カソード電極1aと同様の働きをする。

【0111】また、インピーダンス調整用容量 C_c を構成する誘電体11の材質としては、石英ガラス(比誘電率4.0、厚さ70mm)或いはセラミック(アルミナ、比誘電率10.0、厚さ175mm)を用いることも可能である。この場合でもほぼ同様の効果が得られることが確認できた。

40 【0112】本実施形態3のプラズマCVD装置におけるカソード電極1～アノード電極2間のインピーダンスの大きさ $|Z|$ の周波数依存性は、実施形態2の図4とほぼ同様の特性を示した。これは、誘電体(インピーダンス調整用容量 C_c)11の容量として、実施形態2とほぼ同じものを用いたからである。

【0113】但し、アノード電極2の表面に設置したガラス基板上に堆積した薄膜の膜厚分布を調べると、実施形態2によるものが $\pm 4\%$ であったのに対し、本実施形態3によるものは $\pm 8\%$ に止どまっていた。これは誘電体11の表面部の導電率が低いことが原因である。

50 【0114】このため、実施形態3のプラズマCVD装

置は、実施形態 2 のプラズマ CVD 装置に比べて装置構造が簡単になるという利点を有するものの、成膜薄膜の面内の膜厚分布が存在するという欠点を有するので、特に小面積基板をアノード電極 2 の表面に多数配置して成膜する場合に有効なものとなる。

【0115】（実施形態 4）図 6 及び図 7 は本発明電子デバイス製造装置の実施形態 4 を示す。本実施形態 4 の電子デバイス製造装置もプラズマ CVD 装置に適用したものであり、上記実施形態 1～3 とは、以下の点のみが異なっている。即ち、図 6 に示すように、本実施形態 3

では、カソード電極 1 の下面にコイルからなるインピーダンス調整用インダクタンス 12 (L_c) をカソード電極 1 の浮遊容量 C_c と並列に挿入した構成をとっている。

【0116】このときの、インピーダンス調整用インダクタンス L_c の値は、 $L_c = 0.007 \mu H$ に設定しており、この値は上記 (2) 式の条件を満足するものである。なお、実施形態 1、2 の装置と共通する部分については同一の符号を付し、具体的な説明については省略する。

【0117】図 7 は本実施形態 4 のプラズマ CVD 装置におけるカソード電極 1～アノード電極 2 間のインピーダンスの大きさ $|Z|$ の周波数依存性を示す。図 7 からわかるように、並列共振周波数 f_0 は 72 MHz にまで上昇しており、電極 1、2 間でのプラズマ生成は周波数 10～66 MHz で可能であった。

【0118】よって、本実施形態 4 のプラズマ CVD 装置においても上記実施形態 1 同様の効果を奏することができる。

【0119】なお、本実施形態 4 では、コイルによってインピーダンス調整用インダクタンス 12 (L_c) を形成しているが、コイル以外によっても並列共振周波数の制御は可能である。例えば、カソード電極 1 を直流的に接地部位に銅板等で短絡することによっても達成できる。即ち、この場合も高周波としてはインピーダンス調整用インダクタンス 12 (L_c) を挿入することと等価であるからである。

【0120】この実施形態によれば、カソード電極 1 の周囲にコイルの挿入可能な空間が存在しない場合に特に有効である。

【0121】（実施形態 5）図 8 及び図 9 は本発明電子デバイス製造装置の実施形態 5 を示す。本実施形態 5 の電子デバイス製造装置もプラズマ CVD 装置に適用したものであり、上記実施形態 1～4 とは、以下の点のみが異なっている。即ち、図 8 に示すように、本実施形態 5 では、カソード電極 1 a、1 b の間に誘電体 11 を挿入してインピーダンス調整用容量 11 (C_c) を形成し、

かつカソード電極 1 b の下面にコイル 12 からなるインピーダンス調整用インダクタンス 12 をカソード電極 1 b の浮遊容量 C_c と並列に挿入した構成をとっている。即ち、実施形態 2 と実施形態 4 の構造を組み合わせたものとなっている。なお、これらの実施形態と対応する部分には同一の符号を付してある。

【0122】上記構成において、誘電体 11 は厚さ 2 mm、材質テフロン（比誘電率 2.0）からなり、またコイル 12 は複数のコイル型銅板により形成されている。

【0123】ここで、インピーダンス調整用容量 C_c とインピーダンス調整用インダクタンス L_c は、それぞれ $C_c = 4200 pF$ 、 $L_c = 0.003 \mu H$ となっており、 L_c の値は使用周波数に応じて上記 (2) 式或いは (3) 式を満足するものである。

【0124】また、インピーダンス調整用容量 C_c を構成する誘電体 11 の材質としては、石英ガラス（比誘電率 4.0、厚さ 4 mm）或いはセラミック（アルミナ、比誘電率 10.0、厚さ 10 mm）を用いることも可能であり、この場合もほぼ同様の効果が得られることが確認できた。

【0125】図 9 は本実施形態 5 のプラズマ CVD 装置におけるカソード電極 1～アノード電極 2 間のインピーダンスの大きさ $|Z|$ の周波数依存性を示す。図 9 からわかるように、並列共振周波数 f_0 は 100 MHz 以上にまで上昇しており、カソード電極 1、アノード 2 間でのプラズマ生成は周波数 10～94 MHz で可能である。つまり、従来型の同じ大きさのプラズマ CVD 装置では正常な電極間放電を得ることができなかった上記 (5) 式の領域（周波数 $> 54 MHz$ ）において、電極間放電を実現できることを確認できた。その理由は、上記作用のところで述べた通りである。

【0126】本実施形態 5 のプラズマ CVD 装置を用いて、周波数を 81.36 MHz に固定し、アノード電極 2 の表面に 1 mm 厚で 50 cm × 50 cm の大きさのガラス基板を設置し、実際に a-Si:H 薄膜を堆積させた。このとき用いた反応ガスはシラン及び水素であり、それぞれ 300 sccm、500 sccm の流量でガス噴出口 5 より導入し、反応空間 3 の圧力は 0.3 Torr とした。

【0127】本実施形態 5 によれば、カソード電極 1、アノード電極 2 間でのプラズマ生成が可能となったため、これまで小型装置で観測されてきた周波数の上昇による成膜速度の上昇の効果を大型装置においても生かすことができた。得られた薄膜パラメータを下記の表 1 に示す。

【0128】

【表 1】

高周波条件	81MHz 連続放電	81MHz パルス放電	13.56MHz 連続放電(300W)
成膜速度	90nm/min	65nm/min	6nm/min
膜内欠陥密度	$5 \times 10^{14} \text{cm}^{-3}$	$4 \times 10^{14} \text{cm}^{-3}$	$5 \times 10^{15} \text{cm}^{-3}$
膜内Si-H ₂ 結合量	4%	1%	3%

【0129】ここで、a-Si:H薄膜太陽電池の品質としては、膜内欠陥密度が低く膜内Si-H₂結合量が

【0130】本実施形態5のプラズマCVD装置では、高周波電力発生源4の高周波条件として、一例として、表1に示すように、周波数81MHzの連続放電と、周波数81MHzのパルス放電を設定した。なお、表1中に対比して示す従来装置では、周波数13.56MHzの連続放電である。

【0131】さて、高周波電力300Wの連続放電による場合、本実施形態5では、成膜速度=90nm/min、膜内欠陥密度は $5 \times 10^{14} \text{cm}^{-3}$ となり、従来装置の場合と比較すると、成膜速度は約15倍、膜内欠陥密度は約1桁減少している。

【0132】また、高周波の時間平均電力300W、パルスオン時間5μsecオフ時間50μsecのパルス放電による場合は、成膜速度は65nm/min、膜内欠陥密度は $4 \times 10^{14} \text{cm}^{-3}$ 、また膜内Si-H₂結合量は1%となり、従来装置の場合と比較すると成膜速度は約11倍、膜内Si-H₂結合量は約1/3倍に減少している。従って、本実施形態5のプラズマCVD装置を用いれば、大面積基板上へ速い成膜速度により高品質な薄膜を作製することができる。

【0133】なお、上記説明では本実施形態5の電子デバイス製造装置をプラズマCVD装置に適用しているが、反応ガスとしてCCl₄等のエッチングガスを導入することにより、同様の装置により大面積対応のVHF放電を用いたプラズマドライエッチング(アッシャ)装置を構成することも可能である。

(実施形態6)図10及び図11は本発明電子デバイス製造装置の実施形態6を示す。本実施形態6の電子デバイス製造装置もプラズマCVD装置に適用したものであり、上記実施形態1~5とは、以下の点のみが異なっている。上記各実施形態では、カソード電極1全体が反応室6の中に含まれる構造、即ちインターナル型装置であったが、本実施形態6は、図10に示すように、カソード電極1及び電極サイド誘電体13が反応室6の底壁を構成している構造、即ちエクスターナル型装置になっている。なお、上記各実施形態と対応する部分には同一の符号を付してある。

【0134】このエクスターナル型構造の場合、カソード電極1の下空間14は反応ガスが流れないので気密

構造を取る必要がない。このため、この構造によれば、開放が容易であるため、カソード電極1の下面にコイル12からなるインピーダンス調整用インダクタンス12を簡単に取り付けすることができる。また、使用したい周波数に応じたL_cとするための調整作業もその都度容易に行える利点がある。

【0135】以下には、一例として、コイル12を複数のコイル型銅板により形成し、インピーダンス調整用インダクタンスL_cは、L_c=0.007μHとなる場合を示す。図11中の点線は、インピーダンス調整用インダクタンス12を取り付けない場合の、プラズマCVD装置におけるカソード電極1~アノード電極2間のインピーダンスの大きさ|z|の周波数依存性を示す。また、図11中の実線は、本実施形態6、つまりインピーダンス調整用インダクタンス12を取り付けた場合の、|z|の周波数依存性を示す。

【0136】図11からわかるように、もともと並列共振周波数f₀は52MHzであったものが、インピーダンス調整用インダクタンス12を取り付けることによって80MHzにまで上昇しており、電極1、2間でのプラズマ生成は周波数10~76MHzで可能であることがわかる。

【0137】(実施形態7)図12及び図13は本発明電子デバイス製造装置の実施形態7を示す。本実施形態7の電子デバイス製造装置もプラズマCVD装置に適用したものであり、上記実施形態1~6とは、以下の点が異なっている。即ち、実施形態1~6のプラズマCVD装置は、平行平板型の電極構造を取っているが、本実施形態7のプラズマCVD装置は、図12に示すように、カソード電極1が外側、アノード電極2が内側となる円筒型の電極構造になっている。なお、上記実施形態と対応する部分には同一の符号を付してある。

【0138】この型の装置も実施形態1~6と同様、容量結合型プラズマCVD装置であり、ここにVHF高周波を励起する場合、同様に放電が不安定となる問題が発生する。この装置の場合、カソード電極1及び電極サイド誘電体13が反応室の壁を兼用するエクスターナル型装置であるため、実施形態6同様にインピーダンス調整用インダクタンスL_c(コイル12)の設置及び調整作業が容易に行える利点がある。

【0139】ここで、コイル12は複数のコイル型銅板により形成され、インピーダンス調整用インダクタンス

10

20

30

40

50

L_c は、 $L_c = 0.007 \mu H$ である。寸法としては、カソード電極1の内径が20cm、アノード電極2の半径が10cmで高さ80cmとなっている。

【0140】図13中の点線は、インピーダンス調整用インダクタンス12を取り付けない、つまり従来装置の場合の、プラズマCVD装置におけるカソード電極1～アノード電極2間のインピーダンスの大きさ $|z|$ の周波数依存性を示す。また、図13中の実線は、本実施形態7、つまりインピーダンス調整用インダクタンス12を取り付けた場合の、 $|z|$ の周波数依存性を示す。

【0141】図13からわかるように、もともと並列共振周波数 f_0 は32MHzであったものが、インピーダンス調整用インダクタンス12を取り付けることによって86MHzにまで上昇しており、カソード電極1、アノード電極2間でのプラズマ生成は周波数10～78MHzで可能となる。

【0142】(実施形態8)図14は本発明電子デバイス製造装置の実施形態8を示す。本実施形態8は、上記実施形態1同様にインピーダンス調整容量 C_c の値を変化させることにより、RF帯からVHF帯に至るすべての領域の高周波を励起可能にしたものである。他の条件は実施形態1と同様である。なお、装置寸法 D_0 は1.6mである。

【0143】図14からわかるように、インピーダンス調整容量 C_c の大きさを小さくして行くことにより、並列共振周波数 f_0 は上記(13)式までの大きさで制御することが可能である。

【0144】逆に、装置寸法(反応室の大きさ=反応室内部の電極面と平行方向に確保できる最大の寸法) D_0 を変化させることで、並列共振周波数 f_0 の制御限界を変化させることができる。例えば、装置寸法 D_0 を電極の寸法と同じ700mmの装置寸法に小さくすると、並列共振周波数 f_0 を210MHzにまで大きくすることが可能であり、この場合は200MHzまでで電極間放電が可能になった。

【0145】(実施形態9)図15は本発明電子デバイス製造装置の実施形態9を示す。本実施形態9は、上記実施形態4同様にインピーダンス調整用インダクタンス L_c の値を上記(2)式を満たしながら変化させることにより、RF帯からVHF帯に至るすべての領域の高周波を励起可能にしたものである。他の条件は実施形態4と同様であり、装置寸法 D_0 は1.6mである。

【0146】図15からわかるように、インピーダンス調整用インダクタンス L_c の大きさを小さくして行くことによって、並列共振周波数 f_0 は(12)式までの大きさで制御可能である。

【0147】逆に、装置寸法 D_0 を変化させることで並列共振周波数 f_0 の制御限界を変化させることができる。例えば、装置寸法 D_0 を電極の寸法と同じ700mmに小さくすると、並列共振周波数 f_0 を210MHz

にまで大きくすることが可能であり、この場合は200MHzまでで電極間放電が可能になった。

【0148】(実施形態10)図16は、本発明電子デバイス製造装置の実施形態10を示す。本実施形態10では、実施形態4同様に、インピーダンス調整用インダクタンス L_c の値を上記(3)式を満たしながら変化させることにより、RF帯からVHF帯に至るすべての領域の高周波を励起可能にしたものである。

【0149】図16からわかるように、インピーダンス調整用インダクタンス L_c を大きくして行くことによって、並列共振周波数 f_0 は(13)式の制限を超えて制御可能である。

【0150】理論的には、並列共振周波数 f_0 、或いはインピーダンスの極大化現象を無限大まで上昇させることは可能である。実際、この実施形態10において、周波数135.6MHzでの電極間放電が可能であった。この手法は、装置寸法 D_0 を変化できない場合や、逆に、既存の装置寸法 D_0 が決まっている装置に対しても適用可能であり、様々な装置において有効な手段である。

【0151】(本発明電子デバイスの製造方法)上記実施形態1～10に示すプラズマCVD装置を用いれば、表1に示されるような優れた品質の電子デバイスを製造することができる。即ち、原料ガスをプラズマ励起・分解し、反応室内に導入されている基板上に気相から薄膜を堆積すれば、そのような成長膜を有する電子デバイスを作製することができる。

【0152】また、実施形態1～10に示す電子デバイス製造装置で、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングすることを利用して、膜をエッチング加工すれば、優れた品質の大面积の膜を有する電子デバイスを効率よく作製することができる。

【0153】

【発明の効果】以上の本発明電子デバイス製造装置を高周波プラズマCVD装置に適用する場合は、並列共振周波数を励起高周波の周波数から遠去けることができるので、RF帯からVHF帯にわたる広い周波数範囲で電極寸法1m角前後の平行平板型大型製造装置でのプラズマ生成が可能になる。従って、電力用太陽電池、液晶ディスプレイ素子等のジャイアントマイクロエレクトロニクス分野での励起高周波電磁界の高周波化、成膜基板の大面积化を可能とし、工業的にその品質向上に寄与するところが大きい。また、その製造効率を飛躍的に向上できる。

【0154】特に、従来型の高周波プラズマCVD装置では対応できなかった大面积電極・VHF帯周波数領域において、誘電体設置とコイル設置という簡便な手段により、正常放電を実現する上で非常に大きな効果が現れる。そして、インターナル型・エクスターナル型・ドラム型等様々な電極形状においてその効果が発揮され、ジャイアントマイクロエレクトロニクス分野を始め、電子

写真用感光体デバイス分野においても有用である。

【0155】同様に、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングするプラズマドライエッチング装置に適用する場合も、液晶ディスプレイ素子等の分野で大型装置へのVHF帯高周波の適用が可能になるので、工業的にその品質向上が図れ、製造効率を向上できる。

【0156】また、本発明の電子デバイス製造方法によれば、上記のような特性を有する電子デバイスを効率よく作製できる利点がある。

【図面の簡単な説明】

【図1】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態1を示す概略断面図。

【図2】実施形態1のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図3】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態2を示す概略断面図。

【図4】実施形態2のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図5】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態3を示す概略断面図。

【図6】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態4を示す概略断面図。

【図7】実施形態4のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図8】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態5を示す概略断面図。

【図9】実施形態5のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図10】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態6を示す概略断面図。

【図11】実施形態6のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図12】(a)は本発明の電子デバイス製造装置をプ

ラズマCVD装置に適用する場合の実施形態6を示す概略断面図、(b)はその電極構造を示す模式的平面図。

【図13】実施形態7のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【図14】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態8を示す、並列共振周波数 f_0 とインピーダンス調整用容量 C_0 との関係を示すグラフ。

10 【図15】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態9を示す、並列共振周波数 f_0 とインピーダンス調整用インダクタンス L_0 との関係を示すグラフ。

【図16】本発明の電子デバイス製造装置をプラズマCVD装置に適用する場合の実施形態10を示す、並列共振周波数 f_0 とインピーダンス調整用インダクタンス L_0 との関係を示すグラフ。

【図17】従来のプラズマCVD装置を示す概略断面図。

20 【図18】異常放電現象を説明するためのプラズマCVD装置の概略断面図。

【図19】カソード電極の一边の長さとし起高周波の周波数との関係を示すグラフ。

【図20】図17に示す従来のプラズマCVD装置におけるカソード電極〜アノード電極間のインピーダンスの大きさ $|Z|$ の周波数依存性を示すグラフ。

【符号の説明】

1, 1a カソード電極

2 アノード電極

3 反応空間

4 高周波電力発生源

5 ガス噴出口

6 反応室

7 直流遮断用容量素子

10 コンデンサからなるインピーダンス調整用容量

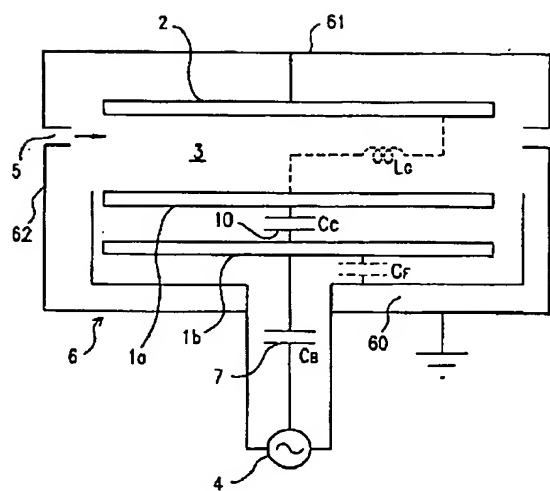
11 誘電体からなるインピーダンス調整用容量

12 コイルからなるインピーダンス調整用インダクタンス

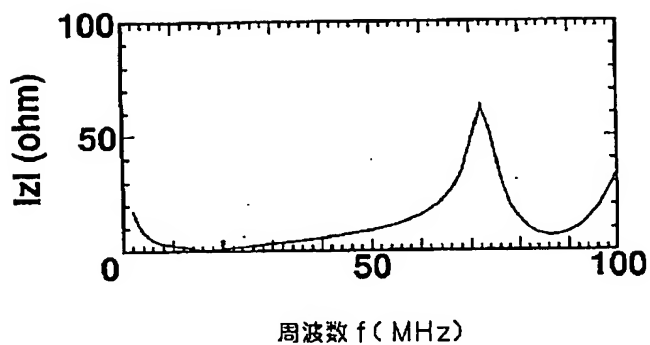
13 電極サイド誘電体

40

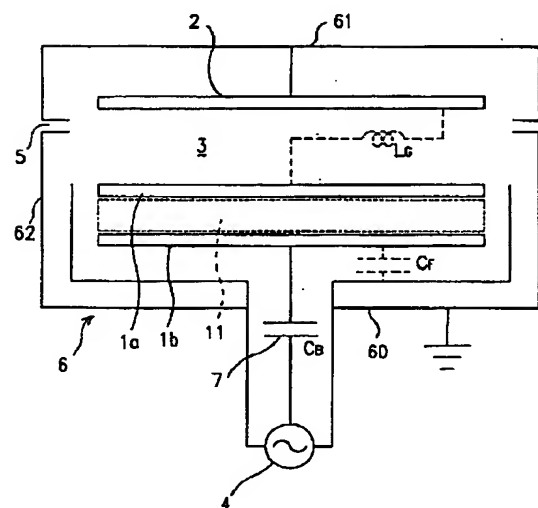
【図1】



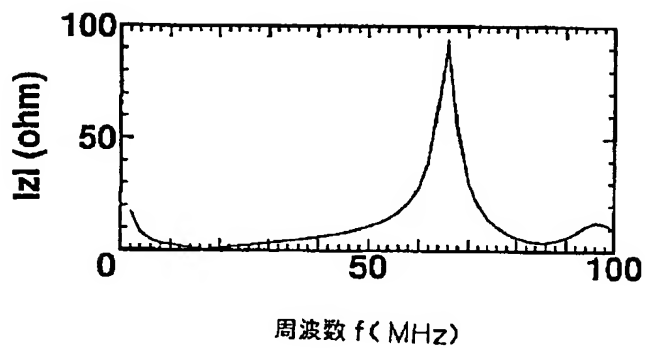
【図2】



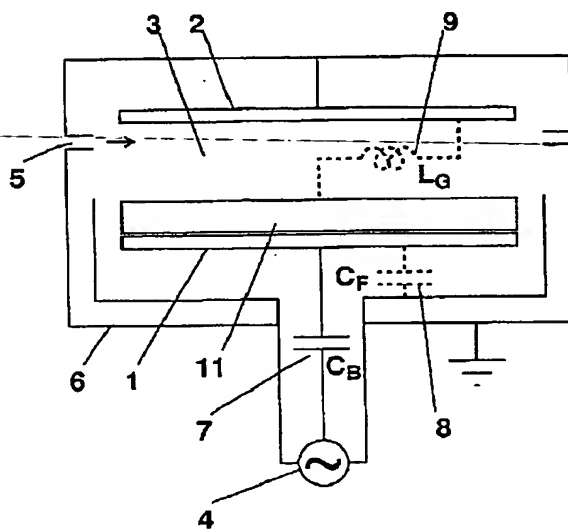
【図3】



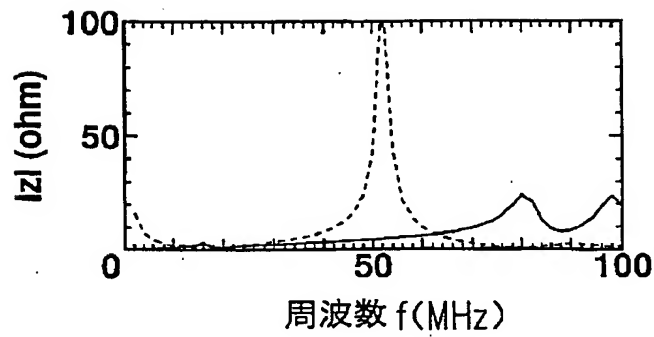
【図4】



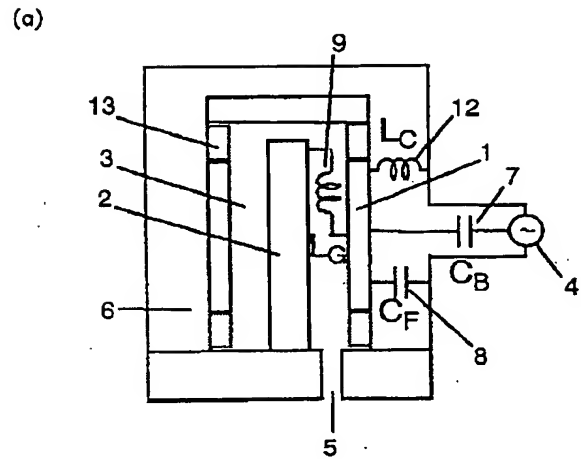
【図5】



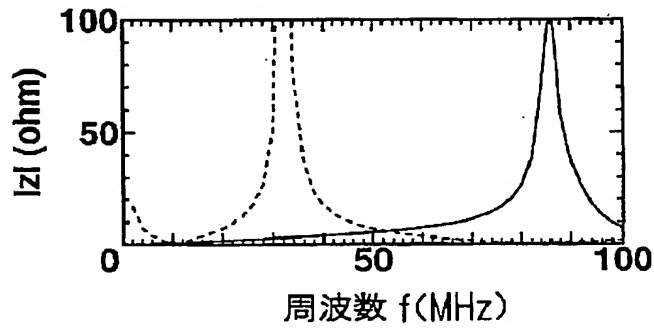
【図11】



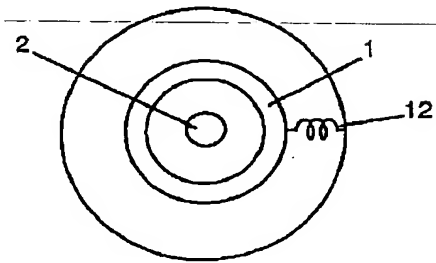
【図12】



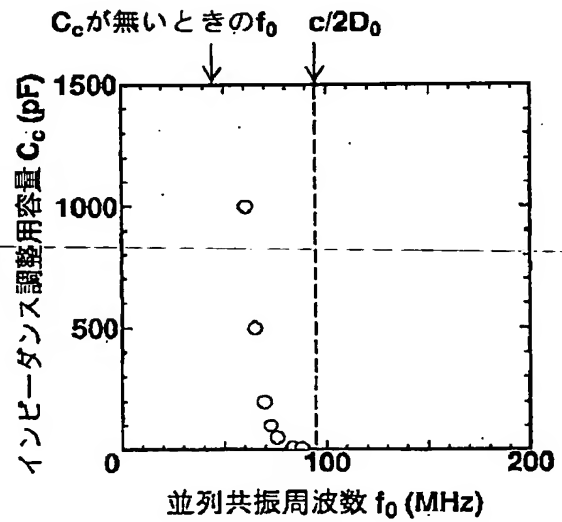
【図13】



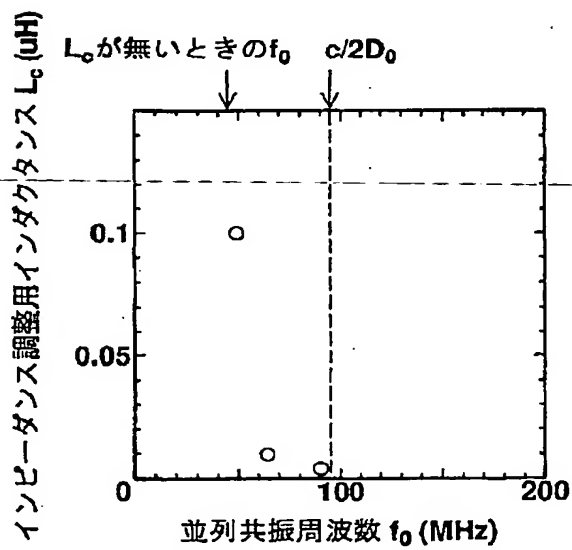
(b)



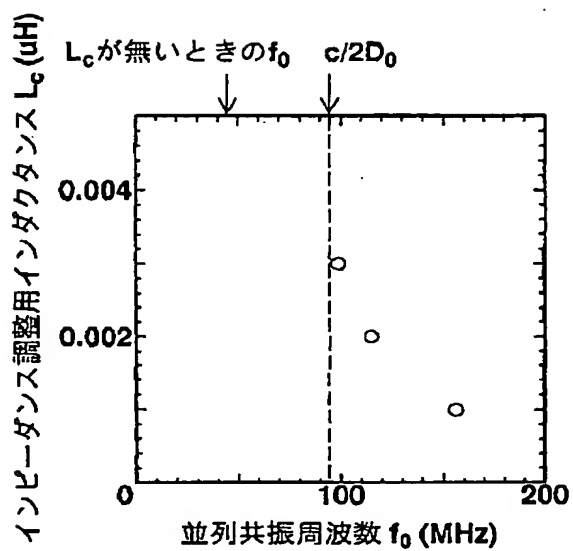
【図14】



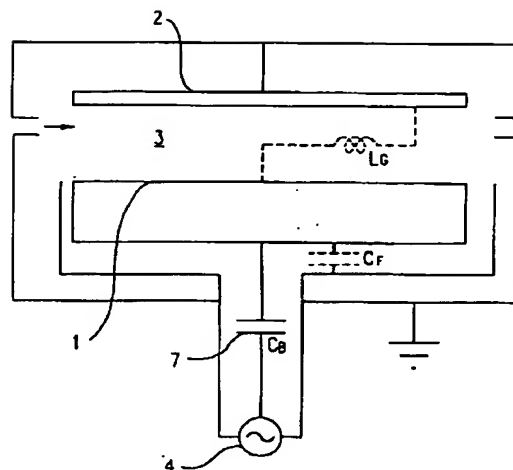
【図15】



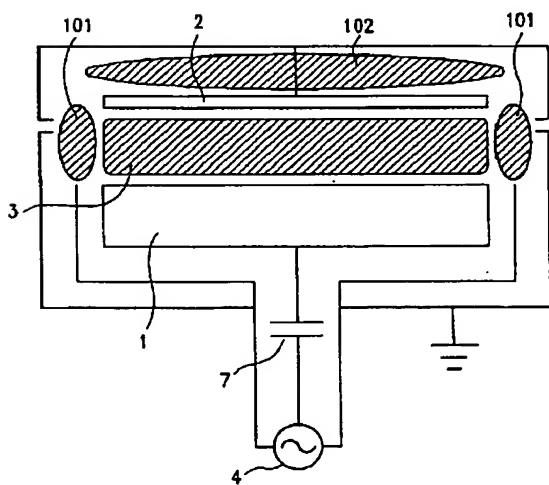
【図16】



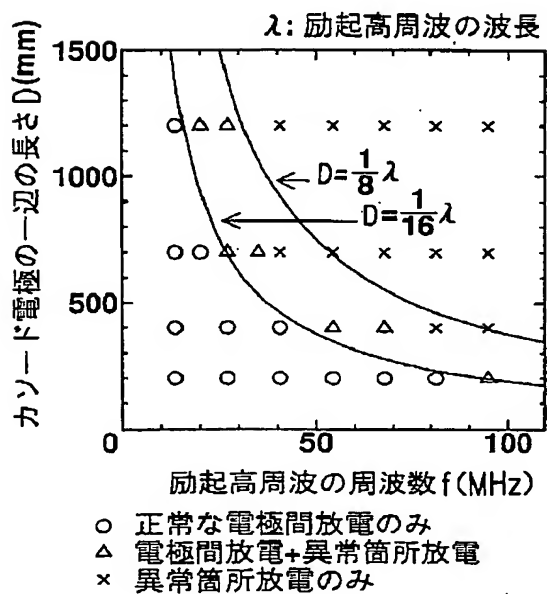
【図17】



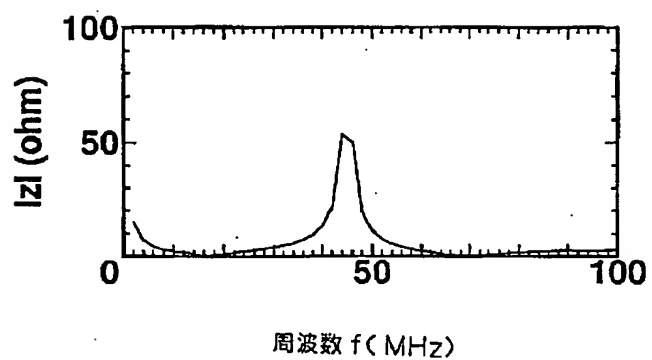
【図18】



【図19】



【図20】



フロントページの続き

(51)Int.Cl.⁶
H05H 1/46

識別記号

庁内整理番号

F I
H 0 1 L 21/302

技術表示箇所

C

THIS PAGE BLANK (USPTO)